

**Beschreibung**

**Prozessor-Anordnung, Textilgewebestruktur,  
Flächenverkleidungsstruktur und Verfahren zum Weiterleiten  
5 von elektrischer Energieversorgung zwischen einer Vielzahl  
einander örtlich benachbart angeordneter Prozessorelemente**

Die Erfindung betrifft eine Prozessor-Anordnung, eine  
Textilgewebestruktur, eine Flächenverkleidungsstruktur sowie  
10 ein Verfahren zum Weiterleiten von elektrischer  
Energieversorgung zwischen einer Vielzahl einander örtlich  
benachbart angeordneter Prozessorelemente.

In [1] ist eine Prozessor-Anordnung beschrieben, welche eine  
15 Vielzahl von Prozessorelementen aufweist, wobei jedes  
Prozessorelement ein bildgebendes Element wie beispielsweise  
eine Leuchtdiode, einen Speicher, mehrere Daten-  
Kommunikationsschnittstellen sowie mehrere  
Energieversorgungs-Schnittstellen aufweist.

20 Die einzelnen Prozessorelemente sind frei innerhalb der  
Prozessor-Anordnung örtlich angeordnet und mit ihren jeweils  
unmittelbar benachbarten Prozessorelementen zum Austausch  
elektrischer Nachrichten mittels ihrer Daten-  
25 Kommunikationsschnittstellen gekoppelt. Die Prozessorelemente  
sind mit einer gemeinsamen Spannungsquelle verbunden, wobei  
die Prozessorelemente jeweils mit ihren unmittelbar örtlich  
benachbarten Prozessorelementen mittels der  
Energieversorgungs-Schnittstellen miteinander gekoppelt sind.

30 Somit ist ein Netzwerk aus verteilten Prozessoren bzw.  
Prozessorelementen in [1] beschrieben, welches aus einer  
gemeinsamen Spannungsversorgung gespeist wird. Ein solches  
Netzwerk ist anfällig gegen in dem Netzwerk auftretende  
35 elektrische Kurzschlüsse. Ein einziger auftretender  
elektrischer Kurzschluss im Rahmen der gemeinsamen  
Spannungsversorgung führt zum Ausfall des gesamten Netzwerks  
der Prozessorelemente.

Ferner ist in [1] ein Verfahren zur Selbstorganisation der Prozessorelemente beschrieben, d.h. im Wesentlichen zur automatischen Bestimmung der Position der Prozessorelemente innerhalb der Prozessor-Anordnung bezogen auf eine Referenz-Position. Die Bestimmung der jeweiligen Position erfolgt unter lokalem Austausch elektronischer Nachrichten lediglich zwischen einander unmittelbar benachbart angeordneten Prozessorelementen.

10

Ein weiteres Problem bei dem in [1] beschriebenen Netzwerk von Prozessorelementen, allgemein jedoch auftretend bei einem beliebigen Netzwerk von Prozessorelementen besteht in der synchronen Ansteuerung der Prozessorelemente zur Ausgabe von Informationen, wenn die Wege von einem Schnittstellen-Prozessor, angeordnet an der Referenzposition, welcher Daten an alle Prozessorelemente der Prozessor-Anordnung einspeist, unterschiedlich lang sind.

15

20 Aus [2] ist ein polymorphes Maschennetzwerk bekannt, das ein Netzwerk von Verarbeitungselementen und einen programmgesteuerten Verbindungssteuermechanismus aufweist, um die Verarbeitungselemente programmgesteuert zu gruppieren. Jedes Verarbeitungselement ist über Verbindungen mit Nachbar-Verarbeitungselementen gekoppelt.

25

Aus [3] ist ein Bussystem zur elektronischen Energieversorgung bekannt, das eine Spannungsversorgungsvorrichtung zum Steuern der Spannungsversorgung an das Bussystem aufweist. Die Spannungsversorgungsvorrichtung prüft, ob der Spannungsausgang einen ausreichend hohen Widerstand aufweist und steuert die Spannungsversorgung des Bussystems dementsprechend.

30

35 Aus [4] ist ein Netzwerk von LEDs bekannt, die in Bekleidung angebracht sind und miteinander gekoppelt sind.

Wie im Folgenden noch näher erläutert wird, kann selbst bei

fehlerhaften Prozessorelementen innerhalb der Prozessor-Anordnung das Netzwerk der Prozessorelemente zur Darstellung von Zeichen und Zeichensequenzen, beispielsweise von Schrift, Pfeilen etc. noch immer ausreichend funktionierend arbeiten, wobei es jedoch erforderlich ist, dass die fehlerhaften Prozessorelemente im Rahmen der Darstellung der Zeichen und Zeichensequenzen sowie der Übermittlung elektronischer Nachrichten, welche die von den bildgebenden Elementen darzustellenden Informationen enthalten, ausgeblendet werden. Die Routingwege müssen um die fehlerhaften Prozessorelemente herum neu gebildet werden, wobei Routingwege von Routing-Ästen zusammengefasst werden. Bei der Anzeige von Zeichen und Grafiken sind alle in dem Netzwerk von bildgebenden Elementen und damit in dem Netzwerk der Prozessorelemente vorhandenen Bildpunkte innerhalb eines Frames synchron anzusteuern.

Je nach Anzahl der Bildpunkte ergibt sich eine Datenrate "Anzahl der in dem Bild enthaltenen Bildpunkte pro Sekunde".

Diese beiden oben beschriebenen Forderungen führen zu einem sehr großen Bandbreitenbedarf der Datenkanäle zwischen den Prozessorelementen zur Übertragung der elektronischen Nachrichten mit den darzustellenden Zeichen und Grafiken. Wenn einige Prozessorelemente in der Prozessor-Anordnung ausfallen und somit Routingkanäle bzw. Routingwege zusammengelegt werden müssen, so erhöht sich für die zusammengelegten Kanäle die benötigte Datenrate zusätzlich. Es ist daher eine Überdimensionierung der bereitgestellten Datenübertragungsrate erforderlich um die geforderte Bandbreite bereitzustellen.

Der Erfindung liegt das Problem zugrunde, selbst bei einem auftretenden elektrischen Kurzschluss innerhalb einer Prozessor-Anordnung mit einer Vielzahl von miteinander gekoppelten Prozessorelementen den Ausfall der gesamten Prozessor-Anordnung zu vermeiden.

Das Problem wird durch die Prozessor-Anordnung, durch die Textilgewebestruktur, durch die Flächenverkleidungsstruktur und durch das Verfahren zum Weiterleiten von elektrischer Energieversorgung zwischen einer Vielzahl einander örtlich  
5 benachbart angeordneter Prozessorelemente mit den Merkmalen gemäß den unabhängigen Patentansprüchen gelöst.

Eine Prozessor-Anordnung weist eine Vielzahl von Prozessorelementen auf. Jedes Prozessorelement weist folgende  
10 Elemente auf:

- mindestens einen Prozessor,
- eine Mehrzahl von Energieversorgungs-Schnittstellen zum Übertragen von elektrischer Energie von bzw. zu mehreren dem jeweiligen Prozessorelement benachbarten  
15 Prozessorelementen,
- eine Mehrzahl von Energieversorgungs-Schaltern, wobei jeder Energieversorgungs-Schnittstelle ein Energieversorgungs-Schalter zugeordnet ist, mit dem wahlweise elektrische Energie an die jeweilige  
20 Energieversorgungs-Schnittstelle zuführbar ist oder nicht zuführbar ist,
- mindestens eine Kurzschluss-Prüfeinheit zum Prüfen ob an einer Energieversorgungs-Schnittstelle ein elektrischer Kurzschluss zu einem an dem jeweiligen Prozessor  
25 elektrisch angeschlossenen benachbarten Prozessorelement vorliegt,
- eine Steuereinheit, welche derart eingerichtet ist, dass sie für den Fall, dass an der Energieversorgungs-Schnittstelle kein Kurzschluss vorliegt, den jeweiligen  
30 Energieversorgungs-Schalter schließt, so dass elektrische Energie an die Energieversorgungs-Schnittstelle zuführbar ist.

Zumindest teilweise sind bei der erfindungsgemäßen Prozessor-  
35 Anordnung nur die einander örtlich direkt benachbart

angeordneten Prozessorelemente miteinander zum Austausch elektronischer Nachrichten und zum Übertragen elektrischer Energie gekoppelt.

- 5 Ferner ist eine Textilgewebestruktur mit einer oben beschriebenen Prozessor-Anordnung vorgesehen, wobei die Prozessoren in der Textilgewebestruktur angeordnet sind. Ferner weist die Textilgewebestruktur elektrisch leitfähige Fäden auf, welche die Prozessoren miteinander koppeln sowie  
10 leitfähige Datenübertragungs-Fäden, welche die Prozessoren miteinander koppeln.

- Schließlich sind elektrisch nicht-leitfähige Fäden in der Textilgewebestruktur vorgesehen. Die Textilgewebestruktur  
15 kann zur Verkleidung einer Fläche, vorzugsweise eines Fußbodens, einer Wand oder einer Decke verwendet werden.

- Die Textilgewebestruktur kann in beliebigen textilen Geweben, beispielsweise auch in Vorhängen, textilen Rollos oder  
20 Markisen verwendet werden.

- Die Textilgewebestruktur weist eine Mehrzahl von Prozessorelementen zur elektronischen Datenverarbeitung auf, welche Mehrzahl von Prozessorelementen über ebenfalls in der  
25 Textilgewebestruktur vorgesehene elektrisch leitfähige Fäden mit Strom versorgt werden können und welche die zu verarbeitenden Daten mittels der Datenübertragungs-Fäden zugeführt bekommt oder über diese senden kann.

- 30 Die Textilgewebestruktur besitzt durch ihren Aufbau gegenüber dem Stand der Technik insbesondere den Vorteil, dass sie großflächig hergestellt werden kann und einfach in jede gewünschte Form geschnitten werden kann. Somit kann sie jeder beliebigen Fläche, auf der sie verlegt werden soll, angepasst  
35 werden. Es ist nicht erforderlich, die einzelnen Prozessorelemente und gegebenenfalls vorgesehene Sensoren und/oder Aktoren nachträglich miteinander zu koppeln, da die

Prozessorelemente schon innerhalb der Textilgewebestruktur miteinander gekoppelt sind.

5 Anders ausgedrückt bedeutet dies, dass eine Mehrzahl von Prozessorelementen in die Textilgewebestruktur zur Verkleidung einer Fläche eingebettet wird.

10 Vorzugsweise sind die einzelnen Prozessorelemente aufgrund zusätzlich vorgesehener Komponenten in der Lage, mit anderen Prozessorelementen in der Textilgewebestruktur über die Datenübertragungs-Fäden elektronische Nachrichten auszutauschen und somit eine lokale Positionsbestimmung der jeweiligen Prozessorelemente innerhalb der Textilgewebestruktur bzw. bezüglich einer vorgegebenen Referenzposition zu ermöglichen, d.h. eine Selbstorganisation durchzuführen. Erfindungsgemäß erfolgt die Selbstorganisation bevorzugt gemäß den in [1] beschriebenen Verfahren.

20 Somit wird es ermöglicht, sehr einfach für ein Prozessorelement, dessen Position innerhalb einer Fläche ohne zusätzliche externe Informationen zu bestimmen, auch wenn eine Textilgewebestruktur durch Schneiden in eine vorgegebene Form gebracht wird, wobei durch das Schneiden Prozessorelemente oder Kupplungsleitungen zwischen den einzelnen Prozessorelementen zerstört oder entfernt werden können.

30 Damit ist es, im Falle einer Selbstorganisation der Prozessorelemente, für den Massenmarkt auf sehr einfache kostengünstige Weise ermöglicht, eine Textilgewebestruktur auszugestalten und zur Verlegung der Textilgewebestruktur diese gemäß einer vorgegebenen gewünschten Form zuzuschneiden und trotz der zusätzlichen in dieser integrierten Elektronik nicht darauf achten zu müssen, an welchen Positionen die Prozessorelemente innerhalb der mit dieser bedeckten Fläche angeordnet sind, damit das jeweilige Prozessorelement innerhalb der Textilgewebestruktur eindeutig adressierbar ist.

Eine Flächenverkleidungsstruktur weist eine Textilgewebestruktur auf, auf welcher eine Flächenverkleidung fixiert ist. Die Fixierung wird vorzugsweise mittels Klebens  
5 und/oder Laminierens und/oder Vulkanisierens durchgeführt.

Insbesondere bei Einsatz des in [1] beschriebenen Verfahrens und der in [1] beschriebenen Prozessor-Anordnung wird ausschließlich lokale Information verwendet und es werden  
10 elektronische Nachrichten insbesondere zwischen einander unmittelbar benachbart angeordneten Prozessorelementen ausgetauscht.

Aus diesen Grund ist die Vorgehensweise sehr robust gegenüber  
15 auftretenden Störungen und Ausfällen einzelner Prozessorelemente oder einzelner Verbindungen zwischen zwei Prozessorelementen, wenn diese Verbindungen zum Beispiel beim Zuschneiden der Textilgewebestruktur auf eine vorgegebene Form zerstört werden.

Bei einem Verfahren zum Weiterleiten elektrischer Energie zwischen einer Vielzahl einander örtlich benachbart angeordneter Prozessorelemente weist jedes Prozessorelement die oben beschriebenen Elemente auf und es wird in dem  
20 Verfahren geprüft, ob an einer Energieversorgungs-Schnittstelle eines Prozessorelements ein elektrischer Kurzschluss zu einem mit dem Prozessorelement gekoppelten, d.h. an diesen angeschlossenen benachbarten Prozessorelement vorliegt. Für den Fall, dass an der Energieversorgungs-  
25 Schnittstelle kein elektrischer Kurzschluss vorliegt, wird der jeweilige Energieversorgungs-Schalter geschlossen, so dass elektrische Energie an die Energieversorgungs-Schnittstelle zuführbar ist und somit dem an das Prozessorelement angeschlossene, benachbarte Prozessorelement  
30 bereitgestellt wird.  
35

Auf diese Weise wird erfindungsgemäß eine elektronische Schaltung und ein entsprechendes Verfahren in einem

Prozessorelement einer oben beschriebenen Prozessor-Anordnung bereitgestellt, mittels der bzw. dem ein gesteuerter Aufbau der Energieversorgungs-Wege in kontrollierter Weise bereitgestellt wird, ohne dass die Gefahr besteht, dass ein elektrischer Kurzschluss zwischen zwei Prozessorelementen die gesamte Prozessor-Anordnung zerstört..

Anschaulich werden Bereiche, in denen elektrische Kurzschlüsse auftreten und mittels des oben beschriebenen Verfahrens bzw. der oben beschriebenen Anordnung ermittelt werden, beim Aufbau der Kanäle zur Energieversorgung automatisch ausgeblendet und deaktiviert.

Bevorzugte Ausgestaltungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

Die im Folgenden beschriebenen Ausgestaltungen der Erfindung betreffen die Prozessor-Anordnung, die Textilgewebestruktur, die Flächenverkleidungsstruktur und das Verfahren zum Weiterleiten elektrischer Energie zwischen einer Vielzahl örtlich benachbart angeordneten Prozessorelementen.

Gemäß einer Ausgestaltung der Erfindung ist es vorgesehen, dass zumindest ein Teil der Prozessorelemente einen Sensor und/oder einen Aktor aufweisen/aufweist die/der mit dem Prozessor gekoppelt sind/ist. In diesem Fall werden Sensordaten und/oder Aktordaten in den elektronischen Nachrichten zwischen den einander benachbart angeordneten Prozessorelementen übertragen.

Gemäß einer Ausgestaltung der Erfindung weist die mindestens eine Kurzschluss-Prüfeinheit eine Strombegrenzungs-Einrichtung auf. Gemäß dieser Ausgestaltung der Erfindung ist eine sichere und einfache Prüfung, ob ein elektrischer Kurzschluss vorliegt, ermöglicht, ohne dass das prüfende Prozessorelement selbst gefährdet ist.



Gemäß einer anderen Ausgestaltung der Erfindung kann jedem Energieversorgungs-Schalter eine Strombegrenzungs-Einrichtung zugeordnet sein, wobei vorzugsweise zumindest ein Teil der Energieversorgungs-Schalter als strombegrenzter Schalter  
5 eingerichtet ist. Diese Ausgestaltung der Erfindung ermöglicht eine einfache und kostengünstige Herstellung eines erfindungsgemäßen Prozessorelements und damit der erfindungsgemäßen Prozessor-Anordnung.

- 10 Vorzugsweise sind die Prozessorelemente der Prozessor-Anordnung Matrixförmig in Zeilen und Spalten angeordnet.

Ferner weist die Prozessor-Anordnung gemäß einer Ausgestaltung der Erfindung mindestens einen Schnittstellen-  
15 Prozessor auf, der eine Nachrichten-Schnittstelle der Prozessor-Anordnung bereitstellt und elektronische Nachrichten in die Prozessor-Anordnung "einschleusen" kann, d.h. elektronische Nachrichten in diese hinein übertragen kann. Damit werden Sensordaten und/oder Aktordaten in den  
20 elektronischen Nachrichten von bzw. zu den Schnittstellenprozessor übertragen.

Gemäß einer Ausgestaltung der Erfindung ist es vorgesehen, dass die elektrisch leitfähigen Fäden derart eingerichtet  
25 sind, dass sie zur Energieversorgung der Mehrzahl von Prozessorelementen verwendet werden können.

Bei der Textilgewebestruktur können die leitfähigen Daten Übertragungs-Fäden elektrisch leitfähig sein.

30

In einer anderen Ausgestaltung der Textilgewebestruktur sind die leitfähigen Daten Übertragungs-Fäden optisch leitfähig.

Die Mehrzahl von Prozessorelementen kann in einem  
35 regelmäßigen Raster in der Textilgewebestruktur, vorzugsweise in einem regelmäßigen Rechteck oder quadratischen Raster angeordnet sein.

Besonders bevorzugt ist jedes Prozessorelement aus der Mehrzahl der Prozessorelementen mit allen unmittelbar benachbarten Prozessorelementen mittels der leitfähigen Fäden und der leitfähigen Datenübertragungs-Fäden gekoppelt, d.h.  
5 bei einem regelmäßigen Rechteckigen Raster mit jeweils vier benachbarten Prozessorelementen.

Vorzugsweise ist ein erfindungsgemäßer Sensor in einem Prozessorelement ausgestaltet als ein Drucksensor, ein  
10 Wärmesensor, ein Rauschsensor, ein optischer Sensor oder als ein Geräuschsensoren.

In einer Ausgestaltung der Erfindung ist es ferner vorgesehen, dass ein in dem Prozessorelement vorgesehener  
15 Aktor ausgestaltet ist als ein bildgegebenes Element, als ein Schallwellen-Erzeugungselement oder als ein Vibrations-Erzeugungselement.

Anders ausgedrückt bedeutet dies, dass ein jeweiliges  
20 Prozessorelement mindestens einen darin integrierten Aktor aufweist. Der Aktor ist beispielsweise eine bildgebende Einheit oder eine schallerzeugende Einheit, vorzugsweise eine Flüssigkristall-Anzeigeeinheit oder eine Polymerelektronik-Anzeigeeinheit allgemein jede Art von Anzeigeeinheit, oder  
25 ein Lautsprecher, der eine Schallwelle erzeugt, allgemein jedes eine elektromagnetische Welle erzeugendes Element. Ein weiterer möglicher vorgesehener Aktor in einem Prozessorelement ist ein vibrationserzeugendes Element.

Gemäß einer anderen Ausgestaltung der Erfindung ist bei der Prozessor-Anordnung die Mehrzahl von Prozessorelementen derart eingerichtet, dass zum Ermitteln eines jeweiligen Abstands eines ersten Prozessorelements von einer Referenzposition elektronische Nachrichten ausgetauscht  
30 werden zwischen dem ersten Prozessorelement und einem zweiten, diesen benachbarten Prozessorelement der Prozessor-Anordnung. Jede elektronische Nachricht enthält eine Abstandsinformation, welche den Abstand eines die Nachricht

sendenden Prozessorelements oder eines die Nachricht empfangenden Prozessorelements von der Referenzposition angibt. Ferner ist die Mehrzahl von Prozessorelementen derart eingerichtet, dass aus der Abstandsinformation einer empfangenen Nachricht der eigene Abstand zu der Referenzposition ermittelbar ist und/oder speicherbar ist.

Besonders bevorzugt sind die Prozessorelemente gemäß [1] eingerichtet zur Durchführung einer Selbstorganisation und zum Ermitteln einer Abstandsinformation, mit der der Abstand des jeweiligen Prozessorelements innerhalb der Prozessor-Anordnung zu einer vorgegebenen Referenzposition angegeben wird.

Vorzugsweise ist die Flächenverkleidungsstruktur als Wand-Verkleidungsstruktur oder Fußboden-Verkleidungsstruktur oder Decken-Verkleidungsstruktur ausgebildet.

Die Flächenverkleidungsstruktur kann zumindest über Teilbereiche der Textilgewebestruktur ein gleichförmig mit elektrisch leitfähigen Drähten durchzogenes Textil aufweisen.

Das mit elektrisch leitfähigen Drähten durchzogene Textil kann zur Vermeidung von "Elektrosmog" in der Umgebung von Menschen verwendet werden. Hierdurch kann der "Elektrosmog" abgeschirmt werden. Dabei ist jedoch zu beachten dass gegebenenfalls bestimmte Bereiche, insbesondere Bereiche über Kapazitätssensoren, nicht von der Abschirmung überdeckt werden dürfen.

Die Erfindung eignet sich insbesondere zum Einsatz in folgenden Anwendungsbereichen:

- Hausautomatisierung, insbesondere zur Erhöhung des häuslichen Komforts,
- Alarmanlagen mit Positionsbestimmung und optionaler Gewichtsbestimmung eines Eindringlings,

- einer automatischen Besucherführung auf Messen bei einer Ausstellung oder in einem Museum,
  - für ein Leitsystem in einer Notfallsituation, beispielsweise in einem Flugzeug oder in einem Zug, um  
5 den Passagieren einen Weg zu einem Notausgang anzuzeigen,
  - in Textilbetonkonstruktionen, in welchen Textilgewebestrukturen dazu dienen können, mögliche Schäden zu detektieren und gegebenenfalls einen Nutzer  
10 anzuzeigen,
  - Informationsgewinnung zur Führung einer Statistik, in welchen Bereichen in einem Geschäft sich Kunden wie lange aufhalten.
- 15 Eine erfindungsgemäße Textilgewebestruktur enthält neben einem vorzugsweise aus Kunstfaser (elektrisch nicht-leitfähige Fäden) bestehenden Grundgewebe, leitfähige Fäden, vorzugsweise leitfähige Kett- und Schussfäden, die vorzugsweise aus Metalldrähten, beispielsweise Kupfer,  
20 Polymerfilamenten, Carbonfilamenten oder anderen elektrisch leitfähigen Drähten bestehen. Werden Metalldrähte verwendet, wird vorzugsweise eine Beschichtung aus edleren Metallen, beispielsweise Gold oder Silber als Korrosionsschutz bei Feuchtigkeit oder bei möglichem Kontakt zum aggressiven  
25 Medium verwendet. Eine andere Möglichkeit besteht darin, Metallfäden durch das Aufbringen eines Isolierlackes, beispielsweise Polyester, Polyamidinimid oder Polyurethan zu isolieren.
- 30 Als Datenübertragungs-Fäden können neben elektrisch leitfähigen Fasern auch Lichtwellenleiter aus Kunststoff oder Glas verwendet werden. Das Grundgewebe der Textilgewebestruktur wird vorzugsweise in einer Dicke hergestellt, welche einer Dicke der zu integrierenden  
35 Mikroelektronikkomponenten, im Folgenden auch Mikroprozessormodule genannt, beispielsweise Sensoren,

Leuchtdioden, und/oder Mikroprozessoren, angepasst ist. Ein Sensor kann beispielsweise ein Drucksensor, ein Wärmesensor, ein Rauschsensor, ein optischer Sensor oder ein Geräuschsensor sein.

5

Vorzugsweise wird ein Abstand der optisch und/oder elektrisch leitfähigen Fasern so gewählt, dass es zu einem Anschlussraster der zu integrierenden Prozessorelemente passt.

10

Auch wenn das folgende Ausführungsbeispiel eine Teppich-Anordnung beschreibt, so ist die Erfindung nicht auf einen Teppich beschränkt sondern ist auf jedes zur Flächenbedeckung bzw. Flächenverkleidung geeignete Element, allgemein auf jede Prozessor-Anordnung und jedes Prozessorelement, in dem es gilt, elektrische Kurzschlüsse zu benachbarten Prozessorelementen zu detektieren, anwendbar.

15

Die erfindungsgemäße Textilgewebestruktur mit integrierter Mikroelektronik und/oder Sensoren und/oder Aktoren beispielsweise Anzeigelämpchen ist für sich voll funktionsfähig und kann unter verschiedenartigen Flächenverkleidungen fixiert werden.

20

Hierbei sind zum Beispiel nicht-leitende Textilien, Bodenbeläge aus Teppichboden, Parkett, Kunststoff, Gardinen, Rollos, Tapeten, Isoliermatten, Zeltdächer, Verputzschichten, Estrich und Textilbeton zu nennen. Vorzugsweise wird das Fixieren mittels Klebens, Laminierens oder Vulkanisierens durchgeführt.

25

30

Gemäß einer alternativen Ausgestaltung der Erfindung ist eine Prozessor-Anordnung vorgesehen,

- mit mindestens einem Schnittstellen-Prozessor, der eine Nachrichtenschnittstelle der Prozessor-Anordnung bereitstellt,
- mit einer Vielzahl von Prozessoren, wobei zumindest teilweise nur die einander örtlich direkt benachbart

35

angeordneten Prozessoren miteinander zum Austausch elektronischer Nachrichten gekoppelt sind,

- bei der jedem Prozessor der Vielzahl von Prozessoren ein Aktor zugeordnet und mit dem jeweiligen Prozessor gekoppelt ist, wobei Aktordaten in den elektronischen Nachrichten von dem Schnittstellen-Prozessor übertragen werden,
- mit mindestens einer Takterzeugungs-Einrichtung zum synchronen Takten der Prozessoren, und
- mit einer Einheit zum Zuordnen eines Zeitdatums zu einer elektronischen Nachricht mit Aktordaten, welche einem Prozessor zum Durchführen einer Aktion zu einem vorgegebenen Zeitpunkt zu übermitteln ist, wobei mit dem Zeitdatum angegeben wird, nach wie vielen Takten die Aktion gemäß den Aktordaten von dem jeweiligen Prozessor durchzuführen ist.

Es ist in diesem Zusammenhang anzumerken, dass eine synchrone Taktung nicht unbedingt erforderlich ist.

Die Prozessor-Anordnung kann einen Prozessorelement-Abstands-Speicher aufweisen, in dem die Abstände der jeweiligen Prozessorelemente von dem Schnittstellen-Prozessor gespeichert sind.

Ferner kann eine Zeitdatums-Ermittlungseinheit, die eingerichtet ist, unter Verwendung der Abstände der jeweiligen Prozessorelemente von dem Schnittstellen-Prozessor zu einer elektronischen Nachricht das erforderliche Zeitdatum zu ermitteln, vorgesehen sein.

Die Prozessoren der Prozessor-Anordnung sind vorzugsweise matrixförmig in Zeilen und Spalten angeordnet.

Die oben beschriebene Prozessor-Anordnung ist gemäß einer Ausgestaltung der Erfindung in einer Textilgewebestruktur enthalten,

- wobei die Prozessoren und/oder Sensoren und/oder Aktoren  
5 in der Textilgewebestruktur angeordnet sind,
- wobei die Textilgewebestruktur elektrisch leitfähige Fäden aufweist, welche die Prozessoren miteinander koppeln sowie leitfähige Datenübertragungs-Fäden, welche die Prozessoren miteinander koppeln und elektrisch  
10 nicht-leitfähigen Fäden.

Bei der Textilgewebestruktur können die elektrisch leitfähigen Fäden derart eingerichtet sein, dass sie zur Energieversorgung der Mehrzahl von Prozessoren und/oder  
15 Sensoren und/oder Aktoren verwendet werden können.

Bevorzugt sind bei der Textilgewebestruktur die leitfähigen Datenübertragungs-Fäden elektrisch leitfähig, bevorzugt optisch leitfähig.

20 Der Aktor ist bevorzugt als mindestens eines der folgenden Elemente eingerichtet:

- Bildgebendes Element, oder
- Schallwellen-Erzeugungselement, oder
- 25 • Vibrations-Erzeugungselement

Bei einer Flächenverkleidungsstruktur ist bevorzugt auf einer Textilgewebestruktur eine Flächenverkleidung fixiert.

30 Bei einer bevorzugten Flächenverkleidungsstruktur ist die Flächenverkleidung auf der Textilgewebestruktur aufgeklebt und/oder auflaminiert und/oder vulkanisiert.

Eine Flächenverkleidungsstruktur gemäß einer Ausgestaltung  
35 der Erfindung ist ausgebildet als:

- Wand-Verkleidungsstruktur, oder
- Fußboden-Verkleidungsstruktur, oder
- Decken-Verkleidungsstruktur.

5    Ferner kann bei einer Flächenverkleidungsstruktur zumindest über Teilbereichen der Textilgewebestruktur eine gleichförmig mit elektrisch leitfähigen Drähten durchzogene Textillage aufgebracht sein.

10   Ausführungsbeispiele der Erfindungen sind in den Figuren dargestellt und werden im Folgenden näher erläutert.

In den Figuren sind gleiche Komponenten mit identischen Bezugszeichen versehen.

15

Es zeigen

Figur 1 eine Textilgewebestruktur gemäß der Erfindung, als ein grobmaschiges Gewebe mit leitfähigen Fäden und integrierter Mikroelektronik wobei in der Figur 1 vier Bereiche a), b), c) und d) markiert sind;

20

Figur 2 eine Textilgewebestruktur gemäß einem Ausführungsbeispiel der Erfindung, auf welchen Teilbereichen ein dunkler Teppich fixiert ist;

25

Figur 3 eine Skizze einer Prozessor-Anordnung gemäß einem Ausführungsbeispiel der Erfindung, welche in der Textilgewebestruktur vorgesehen ist;

30

Figur 4 eine Skizze eines Prozessorelements gemäß einem Ausführungsbeispiel der Erfindung;



Figur 5 eine Skizze einer Prozessor-Anordnung, in der eine Problematik eines Ausfalls eines Prozessorelements dargestellt ist; und

- 5    Figur 6 eine Skizze einer Prozessor-Anordnung gemäß einem Ausführungsbeispiel der Erfindung, in der eine synchronisierte vorgegebene Ansteuerung der Prozessorelemente der Prozessor-Anordnung erläutert ist.

10

In **Fig.1** ist eine schematische Darstellung einer Prozessor-Anordnung, eingebettet in einer Textilgewebestruktur 100 gemäß einem Ausführungsbeispiel der Erfindung gezeigt.

- 15    Die erfindungsgemäße Textilgewebestruktur 100 weist als Grundstruktur ein grobmaschiges Gewebe auf, welches aus nicht-leitfähigen Fäden 101 ausgebildet ist. Ferner weist die Textilgewebestruktur 100 erste elektrisch leitfähige Fäden 102 und zweite elektrisch leitfähige Fäden 107 auf. Die  
20    ersten elektrisch leitfähigen Fäden 102 dienen gegebenenfalls als Erdung für in die Textilgewebestruktur 100 zu integrierenden Mikroelektronikkomponenten 103. Die zweiten elektrisch leitfähigen Fäden 107 werden für die Stromversorgung der in die Textilgewebestruktur 100 zu  
25    integrierenden Prozessorelemente 103 verwendet.

- Ferner weist die Textilgewebestruktur 100 jeweils zwei leitfähige Datenübertragungs-Fäden 104 auf, welche zur Datenübertragung von und zu den integrierten  
30    Prozessorelementen 103 verwendet werden.

Die elektrisch leitfähigen Fäden 102, 107 und die leitfähigen Datenübertragungs-Fäden 104 sind vorzugsweise im Gewebe in einem quadratischen Raster angelegt, so dass ein

quadratisches Raster von Kreuzungspunkten 105 in der Textilgewebestruktur 100 gebildet wird.

Ein Bereich eines solchen Kreuzungspunktes ist in Fig.1 mit  
5 a) markiert.

Ferner sind in einem Bereich, welcher in Fig.1 mit b) markiert ist, eines Kreuzungspunktes 105 die elektrisch leitfähigen Fäden 102, 107 und die leitfähigen  
10 Datenübertragungs-Fäden 104 entfernt, wodurch eine Lücke in der Textilgewebestruktur 100 gebildet wird.

Im Bereich c) der Fig.1 ist in einer Lücke in der Textilgewebestruktur 100 ein Prozessorelement 103 angeordnet,  
15 wobei die elektrisch leitfähigen Fäden 102, 107 und die leitfähigen Datenübertragungs-Fäden 104 an das Prozessorelement 103 gekoppelt werden, um das Prozessorelement 103 mit elektrischer Energie zu versorgen und eine Datenübertragungsleitung für das Prozessorelement  
20 103 bereitzustellen.

Vorzugsweise wird in der erfindungsgemäßen Textilgewebestruktur 100 jedes Prozessorelement 103 an einem jeweiligen Kreuzungspunkt 105 der elektrisch leitfähigen  
25 Fäden 102 und 107 und der leitfähigen Datenübertragungs-Fäden 104 angeordnet und nachfolgend an die elektrisch leitfähigen Fäden 102 und 107 und die leitfähigen Datenübertragungs-Fäden 104 gekoppelt, welche von vier Seiten an das Prozessorelement 103 heranführen.

30

Die Kopplung zwischen dem Prozessorelement 103 und den elektrisch leitfähigen Fäden 102 und 107 und den leitfähigen Datenübertragungs-Fäden 104 kann mittels Kontaktierung durch eine flexible Leiterplatte oder mittels sogenannten

Drahtbondens realisiert sein. Alternativ kann die Kontaktierung mittels Klebens erfolgen.

Im Bereich d) der Fig.1 ist schematisch ein Prozessorelement  
5 103 gezeigt, welches verkapselt ist, um den Kopplungsbereich  
(Kontaktstellen) zwischen Prozessorelement 103 und den  
elektrisch leitfähigen Fäden 102, 107 und den leitfähigen  
Datenübertragungs-Fäden 104 zu isolieren und ferner einen  
mechanisch robusten und wasserfesten Schutz 106  
10 bereitzustellen.

Eine erfindungsgemäße Textilgewebestruktur 100 weist an einer  
Mehrzahl von Kreuzungspunkten 105 jeweils ein  
Prozessorelement 103 auf. Eine solche „intelligente“  
15 Textilgewebestruktur 100 kann als Basisschicht oder als  
Zwischenlage einer Wandverkleidung oder Bodenverkleidung oder  
andere Arten von technischen Textilien bilden.

Sie kann z.B. auch als Schicht einer Textilbetonkonstruktion  
20 verwendet werden. Die Prozessorelemente 103 der  
Textilgewebestruktur 100 können mit einer Vielzahl von  
verschiedenartigen Sensoren und/oder Aktoren gekoppelt sein.  
Zum Beispiel können dies LEDs (Leuchtdioden), Anzeigeelemente  
oder Displays sein, um Informationen, welche zu den  
25 Prozessorelementen 103 übertragen werden anzuzeigen bzw. um  
erfasste Sensordaten von den Prozessorelementen 103 zu einem  
Auswertesystem hin über den Schnittstellenprozessor zu  
übertragen.

30 **Fig.2** zeigt ein Ausführungsbeispiel eines so genannten  
intelligenten Teppichs mit einer erfindungsgemäßen Prozessor-  
Anordnung.

Im unteren rechten Teil der Fig.2 ist ein grobmaschiges Grundgewebe 200 dargestellt, in welches leitfähige Fäden 102, 104 und 107 in einem quadratischen Raster eingewoben sind. An Kreuzungspunkten 105 der leitfähigen Fäden 102, 104 und 107 sind Prozessorelemente 103 in dem grobmaschigen Grundgewebe 200 angeordnet. Somit entsteht ein regelmäßiges Raster aus Prozessorelementen 103, welche jeweils auf vier Seiten mit Versorgungsleitungen und Datenleitungen kontaktiert sind, wobei die Prozessorelemente 103 zusätzlich mit einer Verkapselung und mit einer Leuchtdiode und/oder mit einem Drucksensor versehen sind.

Ferner ist im linken und hinteren Teil der Fig.2 ein Teppichboden auf der Textilgewebestruktur 100 fixiert.

15

Die erfindungsgemäße Textilgewebestruktur 100 mit integrierter Mikroelektronik, insbesondere mit integrierten Prozessorelementen 103 mit Sensoren und/oder Aktoren, z.B. Anzeigelämpchen, ist für sich voll funktionsfähig und kann unter verschiedenartige Flächenverkleidungen fixiert werden. Hierbei sind zum Beispiel nicht leitende Textilien, Bodenbeläge aus Teppichboden, Parkett, Kunststoff, Gardinen, Tapeten, Isoliermatten, Zeltdächer, Verputzschichten, Estrich und Textilbeton zu nennen.

25

Vorzugsweise wird das Fixieren mittels Klebens, Laminierens, oder Vulkanisierens durchgeführt. Zur Vermeidung von „Elektrosmog“ in der Umgebung von Menschen, kann über die erfindungsgemäße Textilgewebestruktur zur Abschirmung auch ein gleichförmig mit elektrisch leitfähigen Drähten durchzogenes Textil aufgebracht werden. Dabei ist jedoch zu beachten, dass gegebenenfalls bestimmte Bereiche, z.B. Bereiche über kapazitiven Sensoren, nicht von der Abschirmung überdeckt werden dürfen.

Die erfindungsgemäße Textilgewebestruktur mit integrierter Mikroelektronik wird vorzugsweise an einer Stelle am Rand der Textilgewebestruktur mit einer zentralen Steuereinheit, z.B.  
5 einem einfachen Personal Computer, gekoppelt.

Mit einfachen Algorithmen beginnen die Prozessorelemente, sich gemäß den in [1] beschriebenen Verfahren selbst zu organisieren. Wird eine Textilgewebestruktur, welche ein  
10 Netzwerk aus Prozessorelementen aufweist, angeschlossen, d.h. in Betrieb genommen, so beginnt eine Lernphase, nach der jedes Prozessorelement seine exakte physikalische Position im Raster kennt.

15 Ferner werden automatisch Wege für Datenströme durch das Raster hindurch konfiguriert, wodurch Sensorinformationen oder Displayinformationen um defekte Bereiche der Textilgewebestruktur geleitet werden können. Durch die Selbstorganisation des Netzwerkes, werden defekte Bereiche  
20 erkannt und umgangen. Dadurch ist das Netzwerk aus Mikroelektronikmodulen auch noch funktionsfähig, falls die Textilgewebestruktur 100 in eine Form geschnitten ist, welche durch den jeweiligen Verwendungszweck vorgegeben ist. Darüber hinaus bewirkt die Selbstorganisation, dass kein manueller  
25 Installationsaufwand für das Netzwerk von Mikroelektronikmodulen notwendig ist.

**Fig.3** zeigt eine schematische Draufsicht auf eine Prozessor-Anordnung 300 der Textilgewebestruktur 100 aus Fig.1 und  
30 Fig.2 mit einer Vielzahl von Prozessorelementen 103, welche in ein Textilelement, wie oben beschrieben, eingebettet sind.

Die Prozessorelemente 103 sind an jeweils einem Kreuzungspunkt 105 von zwei im Wesentlichen im rechten Winkel

zueinander angeordneten Textilfäden eingebracht, wie oben im Zusammenhang mit Fig.1 beschrieben.

Gemäß einer ersten alternativen Ausführungsform ist  
5 vorgesehen, dass die Textilfäden selbst elektrisch leitfähig sind. Sind sie es nicht, so ist es in einer anderen Ausgestaltung der Erfindung vorgesehen, wie oben beschrieben, dass in den Textilfäden elektrisch leitfähige Leitungen 102, 104, 107 vorhanden sind zum Übertragen elektrischer Signale.

10 Mittels der elektrisch leitfähigen Textilfasern oder mittels der elektrischen Leitungen 102, 104, 107 sind die einander unmittelbar benachbarten Prozessorelemente 103 in dem Textilgewebe 100 miteinander zum Austausch elektronischer  
15 Nachrichten gekoppelt.

Ferner ist ein als Schnittstellenprozessor 301 vorgesehener Portal-Prozessor bereitgestellt, welcher mit mindestens einem der Prozessorelemente 103 in dem Textilelement 100 verbunden  
20 ist zum Einspeisen bzw. Auslesen von Nachrichten in bzw. aus der Prozessor-Anordnung 300. Ferner ist ein mit dem Schnittstellenprozessor 301 gekoppeltes Auswertesystem 302 vorgesehen, eingerichtet als Personal Computer, mit dem eine Auswertung der von den Sensoren der Prozessorelemente 103  
25 erfassten und aus der Prozessor-Anordnung 100 über den Schnittstellenprozessor 101 zu dem Auswertesystem 102 übertragenen Sensordaten durchgeführt wird, beispielsweise eine statistische Überwachung der Daten, eine Schwellenwertüberprüfung, etc.

30 Die Prozessoren der Prozessorelemente 103 ermitteln in einem Verfahren, wie es in [1] beschrieben ist, im Rahmen einer Selbstorganisation ihre Position relativ zu dem oder den Schnittstellenprozessoren 102.

35 Die Prozessoren der Prozessor-Anordnung 100 sind bezüglich des Schnittstellenprozessors 101 in einer Baumstruktur mit unterschiedlichen Hierarchieebenen angeordnet. Unter

Hierarchieebene ist in diesem Zusammenhang ein Abstand bezüglich des Nachrichtenflusses, definiert in einer Anzahl von zwischen dem betrachteten Prozessor und dem Portalprozessor liegenden anderen Prozessoren, zu verstehen.

5

Die Prozessoren der Prozessor-Anordnung 300 sind mittels eines globalen synchronen Taktgebers (nicht gezeigt) synchron getaktet.

10 **Fig.4** zeigt den Aufbau des Prozessorelements 103 im Detail.

Wie oben beschrieben weist das Prozessorelement 103 vier Ports, einen ersten Port 401, einen zweiten Port 402, einen dritten Port 403 sowie einen vierten Port 404 auf, wobei

15 jeder Port jeweils einen ersten Betriebsspannungs-Anschluss 401a, 402a, 403a, 404a zum jeweiligen Anlegen eines ersten elektrischen Betriebspotentials  $V_{DD}$  und einen zweiten

Energieversorgungs-Anschluss 401b, 402b, 403b, 404b, vorzugsweise einen Masseanschluss zum Anlegen eines zweiten

20 Betriebspotentials  $V_{SS}$ , vorzugsweise zum Bereitstellen eines elektrischen Massepotentials an den jeweiligen Port 401, 402, 403, 404

Jeder erste Energieversorgungs-Anschluss 401a, 402a, 403a, 25 404a, auch bezeichnet als Betriebsspannungs-Anschluss, des Prozessorelements 103 ist mit einem jeweiligen zugehörigen ersten Energieversorgungs-Anschluss eines mit dem Prozessorelement 103 entsprechend gekoppelten benachbarten Prozessorelements gekoppelt.

30

Entsprechend ist auch der jeweilige zweite Energieversorgungs-Anschluss 401b, 402b, 403b, 404b mit dem jeweiligen zweiten, zugehörigen Energieversorgungs-Anschluss des unmittelbar örtlich benachbart angeordneten

35 Prozessorelements gekoppelt.

Gemäß dem Ausführungsbeispiel der Erfindung ist der jeweilige zweite Energieversorgungs-Anschluss 401b, 402b, 403b, 404b gemeinsam auf einen Sammelpunkt bzw. auf einem gemeinsamen Ring gelegt. Dioden 401d, 402d, 403d, 404d sorgen aufgrund ihrer entsprechenden Verschaltung dafür, dass der Prozessor 405 mit Spannung versorgt wird, egal aus welchem Port 404, 402, 403, 404 die Betriebsspannung zugeführt wird.

Der erste Betriebsspannungs-Anschluss 401a, 402a, 403a, 404a und der jeweils zugehörige zweite Betriebsspannungs-Anschluss 401b, 402b, 403b, 404b bilden gemeinsam eine jeweilige Energieversorgungs-Schnittstelle des Prozessorelements 103.

In diesem Zusammenhang ist darauf hinzuweisen, dass grundsätzlich eine beliebige Anzahl von Ports und somit eine beliebige Anzahl benachbart angeordneter und mit einem Prozessorelement gekoppelter Prozessorelemente vorgesehen sein kann, so dass die Erfindung nicht auf vier Ports und somit vier benachbarten Prozessorelemente beschränkt ist.

Ferner ist in dem Prozessorelement 103 ein Mikroprozessor 405 vorgesehen sowie eine Strombegrenzungseinheit 406.

Das Prozessorelement 103 weist ferner vier anschaulich als Strom-Ventile und Spannungs-Ventile fungierende Dioden-Anordnungen 401c, 402c, 403c, 404c auf, wobei jede Dioden-Anordnung 401c, 402c, 403c, 404c jeweils einem Port 401, 402, 403, 404 des Prozessorelements 103 zugeordnet ist und ein erster Anschluss der Dioden-Anordnung 401c, 402c, 403c, 404c jeweils mit dem zugehörigen ersten Energieversorgungs-Anschluss 401a, 402a, 403a, 404a gekoppelt ist.

Es ist in diesem Zusammenhang anzumerken, dass zur vereinfachten Darstellung der Erfindung in Fig.4 nur die Leitungen zur elektrischen Energieversorgung dargestellt sind, nicht die ebenfalls in den Prozessorelement 103 vorgesehenen Leitungen zur Übertragung von Daten.



Jede Dioden-Anordnung 401c, 402c, 403c, 404c weist eine Diode 401d, 402d, 403d, 404d auf sowie einen ersten Schalter 401e, 402e, 403e, 404e sowie einen zweiten Schalter 401f, 402f, 403f, 404f.

5

Der Prozessor 405 ist über die jeweiligen Dioden-Anordnungen 401c, 402c, 403c, 404c bei entsprechender Stellung der jeweiligen Schalter mit dem jeweiligen ersten Energieversorgungs-Anschluss 401a, 402a, 403a, 404a

10 gekoppelt, an welchem das erste Betriebspotential  $V_{DD}$  bereitgestellt wird.

Alternativ zu einer jeweiligen Diode 401d, 402d, 403d, 404d kann ein Transistor in Diodenschaltung eingesetzt werden.

15

In dem Prozessor 405 ist in Form eines Computerprogramms eine Kurzschluss-Prüfeinheit vorgesehen, mit der geprüft wird, ob an einem jeweils zu überprüfenden ersten Energieversorgungs-Anschluss 401a, 402a, 403a, 404a ein elektrischer Kurzschluss  
20 zu einem benachbart angeordneten und mit dem jeweiligen elektrischen Energieversorgungs-Anschluss gekoppelten Prozessorelement vorliegt.

Das in dem Prozessor 405 gespeicherte und von diesem  
25 ausgeführte Computerprogramm ist derart eingerichtet, dass das folgende Verfahren durchgeführt wird.

In einem iterativen Verfahren, d.h. für alle vier erste Energieversorgungs-Anschlüsse 401a, 402a, 403a, 404a wird  
30 folgendes Verfahren sequentiell durchgeführt.

An dem Port 401, 402, 403, 404 wird die Versorgungsspannung  $V_{DD}$  und  $V_{SS}$  angelegt. Dies bedeutet, dass beginnend bei einem mit den Schnittstellen-Prozessor gekoppelten Prozessorelement  
35 das beschriebene Verfahren durchgeführt wird und sukzessive für alle mit dem jeweiligen Prozessorelement gekoppelten Nachbar-Prozessorelementen die Prüfung auf einen Kurzschluss

schrittweise von allen funktionsfähigen Prozessorelementen durchgeführt wird.

- 5 An dem ausgewählten Port 401, 402, 403, 404 eines der  
Prozessorelemente 103 wird bei Prüfen auf einen elektrischen  
Kurzschluss hin somit die Versorgungsspannung eingespeist.  
Von diesem Prozessorelement aus erfolgt der Aufbau der  
Energieversorgungswege.
- 10 Die Einspeisung der Energieversorgung kann in einer  
alternativen Ausgestaltung der Erfindung beginnend bei einem  
beliebigen Prozessorelement der Prozessor-Anordnung  
vorgenommen werden.
- 15 Das erste Prozessorelement 103 steuert den  
Energieversorgungs-Aufbau zu seinen ihm unmittelbar örtlich  
benachbart angeordneten und mit ihm gekoppelten, noch nicht  
mit Energie versorgten drei Nachbar-Prozessorelementen.
- 20 Nach Zuführen der Energieversorgung zu dem Prozessorelement  
hat das Prozessorelement 103 und damit der Prozessor 405 des  
Prozessorelements 103 nur eine Energieversorgung über  
denjenigen Port 401, 402, 403, 404, über den die elektrische  
Energie eingespeist wird und somit liegt nur an dem einen  
25 ersten Energieversorgungs-Anschluss 401a, 402a, 403a, 404a  
die Versorgungsspannung  $V_{DD}$ ,  $V_{SS}$  an, an dem die  
Versorgungsspannung zugeführt wird.
- Erfindungsgemäß wird von dem Prozessor 405 die  
30 Versorgungsspannung unter Verwendung der  
Strombegrenzungseinheit 406 zur Strombegrenzung der ihm  
zugeführte elektrische Spannung, d.h. das Betriebspotential  
 $V_{DD}$  an einem zweiten Port 401, 402, 403, 404, an welchem noch  
keine Betriebsspannung  $V_{DD}$  anliegt, angelegt, so dass an dem  
35 Port 401, 402, 403, 404 des Prozessorelements 103 ebenfalls

das Betriebspotential  $V_{DD}$  angelegt wird und darüber dem Nachbar-Prozessorelement zugeführt wird.

Besteht ein elektrischer Kurzschluss in der elektrischen

5 Verbindung zu dem Nachbar-Prozessorelement an diesem Port, so erkennt das der Prozessor 405 und der Prozessor 405 baut die elektrische Energieversorgungs-Kopplung wieder ab und markiert diesen Port als beschädigt bzw. fehlerhaft.

10 Alternativ kann es vorgesehen sein, dass an den Port 401, 402, 403, 404 des Prozessorelements 103 das Massepotential oder das zweite Betriebspotential  $V_{SS}$  angelegt wird, in welchem Fall die Transistoren in den Schaltern als NMOS-Feldeffekttransistoren ausgebildet sind. In diesem Fall sind  
15 die jeweilige Diode 401d, 402d, 403d, 404d, die jeweiligen ersten Schalter 401e, 402e, 403e, 404e und die jeweiligen zweiten Schalter 401f, 402f, 403f, 404f in den Versorgungspfad des Massepotentials bzw. des zweiten Betriebspotentials  $V_{SS}$  einzufügen.

20

An einem Messknoten 401g, 402g, 403g, 404g, welcher sich jeweils zwischen dem jeweiligen ersten Energieversorgungs-Anschluss 401a, 402a, 403a, 404a und der jeweiligen Dioden-Anordnung 401c, 402c, 403c, 404c befindet, kann der Prozessor  
25 405 erfindungsgemäß den elektrischen Spannungspegel messen um zu ermitteln, aus welcher Richtung, d.h. von welchem Port 401, 402, 403, 404 das elektrische Betriebspotential  $V_{DD}$  zugeführt wird, um den jeweiligen ersten Schalter 401e, 402e, 403e, 404e zu schließen, so dass ein eventuell an der  
30 jeweiligen Diode 401d, 402d, 403d, 404d auftretender Spannungsabfall minimiert oder eliminiert wird.

Nach dem Anlegen einer durch die Strombegrenzungseinheit 406 gesicherten Energieversorgung wird sukzessive der jeweilige  
35 andere Port 402, 403, 404, wie oben beschrieben, auf einen

möglicherweise vorhandenen elektrischen Kurzschluss hin getestet.

5 Hierzu werden die zweiten Schalter 401f, 402f, 403f, 404f verwendet.

Nach Abschluss dieser Prüfphase, welche auch als Initialisierung des jeweiligen Prozessorelements hinsichtlich der Energieversorgung angesehen werden kann, werden  
10 diejenigen ersten Schalter 401e, 402e, 403e, 404e der Dioden-Anordnungen 401c, 402c, 403c, 404c geschlossen, bei denen festgestellt wurde, dass kein elektrischer Kurzschluss zu dem jeweils benachbarten Prozessorelement, d.h. dem jeweiligen Nachbar-Prozessorelement, aufgetreten ist.

15

In einer alternativen Ausführungsform ist keine zentrale Strombegrenzungseinheit 406 vorgesehen ist, sondern die Strombegrenzungseinheit 406 ist in jeder Dioden-Anordnung 401c, 402c, 403c, 404c realisiert. Besonders bevorzugt ist in  
20 diesem Fall der zweite Schalter 401f, 402f, 403f, 404f als strombegrenzter Schalter eingerichtet.

Die Schalter können in beliebiger Weise als Schaltelement realisiert sein, beispielsweise in Form eines Relaiskontakts  
25 als ein Feldeffekttransistor, in Form eines geeignet verschalteten Bipolartransistors, etc.

Das oben beschriebene Verfahren wird von jedem Prozessorelement der Prozessor-Anordnung für alle seine mit  
30 einem jeweiligen Nachbar-Prozessorelement gekoppelten Ports 401, 402, 403, 404 durchgeführt und getestet.

Damit baut sich anschaulich sukzessive in der Prozessor-Anordnung ein Energieversorgungs-Spannungsnetz selbsttätig  
35 und selbstorganisiert auf.

Sind nach erfolgter Prüfung auf elektrische Kurzschlüsse alle Ports 401, 402, 403, 404 des Prozessorelements 103

initialisiert, wartet das Prozessorelement auf weitere Instruktionen, insbesondere zum Übertragen elektronischer Nachrichten bzw. zum Anzeigen von in den elektronischen Nachrichten enthaltener Information mittels der in dem  
5 Prozessorelement ebenfalls enthaltenen, nicht dargestellten bildgebenden Elemente.

Nach erfolgtem gesichertem Energieversorgungsaufbau innerhalb der Prozessor-Anordnung erfolgt die in [1] beschriebene  
10 Selbstorganisation zur Ermittlung des Abstands der jeweiligen Prozessorelemente zu einer vorgegebenen Referenzposition.

Ist ein elektrischer Kurzschluss an einem Port 401, 402, 403, 404 von dem Prozessor 405 festgestellt worden, so wird der  
15 jeweilige Port 401, 402, 403, 404 als fehlerhaft markiert und der jeweilige erste Schalter 401e, 402e, 403e, 404e wird weiterhin offen gehalten, d.h. nicht geschlossen.

Wie in **Fig.5** dargestellt, ist es bei einem fehlerhaften  
20 Prozessorelement erforderlich, dass zur Anzeige von Informationen mittels des bildgebenden Elements jedem Prozessorelement 103 innerhalb der Prozessor-Anordnung die darzustellenden Informationen und Informationen über das Ansteuern seines mindestens einen bildgebenden Elements,  
25 beispielsweise einer Leuchtdiode, in einem Speicher des Prozessorelements 103 hinterlegt wird.

Der Schnittstellen-Prozessor, erfindungsgemäß eingerichtet als Personal Computer, errechnet aufgrund des  
30 Einspeisepunktes der Daten und der Zeichen, welche von den Prozessorelementen 103 und den darin vorgesehenen bildgebenden Elementen angezeigt werden sollen die Muster, welche in den Prozessorelementen 103 jeweils hinterlegt werden.

35 Wie in Fig.5 dargestellt ist, müssen bei einem Ausfall eines Prozessorelements (ausgefallenes Prozessorelement ist in

Fig.5 mit Bezugszeichen 501 bezeichnet) die Routingwege von Routing-Ästen zusammengefasst werden.

In Fig.5 ist dargestellt, dass die mit A und mit B bezeichneten Prozessorelemente über die mit C und D und F bezeichneten Prozessorelemente mit elektronischen Nachrichten und darüber mit den anzuzeigenden Daten versorgt werden, wobei die Prozessorelemente C, D, F zusätzlich das mit E bezeichnete Prozessorelement mit Daten versorgen müssen.

Allgemein ist in den Fig.5 und Fig.6 ein Prozessorelement einer Prozessor-Anordnung mit einem Kreis symbolisiert dargestellt.

Bei der Anzeige der Daten ist darauf zu achten, dass diese synchron und zeitgleich von den jeweiligen Bildgebenden Elementen der Prozessor-Anordnung dargestellt werden müssen.

Gemäß diesem Ausführungsbeispiel ist zur Gewährleistung der zeitsynchronen Darstellung von Informationen bei Einspeisung der elektronischen Nachrichten durch den Schnittstellenprozessor in die Prozessor-Anordnung vorgesehen, dass vor Einspeisung der elektronischen Nachrichten der Schnittstellenprozessor aufgrund des Einspeisepunktes der elektronischen Nachrichten und der anzuzeigenden Zeichen die Routingwege bzw. die Latenz einer elektronischen Nachricht in der Prozessor-Anordnung zu den jeweiligen Ziel-Prozessorelement, von dessen Bildgebenden Element die jeweilige in der Nachricht enthaltene Information angezeigt werden soll, und die zeitliche Veränderung einer Ausgabe berechnet.

Das Rechenergebnis ist erfindungsgemäß gegeben durch die Ausgabewerte zu einem bestimmten Zeitpunkt, angegeben in Zeittakten, da die Prozessor-Anordnung synchron global getaktet wird und eine elektronische Nachricht jeweils zu einem Zeittakt von einem Prozessorelement zu einem diesen

unmittelbar benachbart angeordneten Prozessorelement  
übertragen wird.

Für alle anzuzeigenden Daten wird für jedes Prozessorelement  
5 berechnet, zu welchem Zeitpunkt die Daten in dem jeweiligen  
Prozessorelement zur Verfügung stehen müssen um die  
darzustellende Information zur richtigen Zeit einem Benutzer  
auszugeben. Die Zeitdaten werden für alle Prozessorelemente  
der Prozessor-Anordnung berechnet und vorab in die Speicher  
10 der Prozessorelemente geladen.

Zur Ausgabe der jeweiligen Information sendet der  
Schnittstellen-Prozessor einen Zeitcode in das Netzwerk, d.h.  
in die Prozessor-Anordnung. Der Zeitcode wird immer dann  
15 weitergegeben, wenn ein neuer Zeitcode eintrifft.

**Fig.6** zeigt anhand einer eingezeichneten Linie, wie sich der  
Zeitcode in der Prozessor-Anordnung verteilt. Durch  
Verwendung der eingezeichneten Zeitcodes an den Prozessoren  
20 A, B, C, D wird erreicht, dass zu einem Zeitpunkt  $T = 4$  die  
Ausgabe der bildgebenden Elemente der Prozessorelemente A, B,  
C, D zeitsynchron auf "Leuchtdiode an" gesetzt werden.

Gemäß diesem in Fig.6 dargestellten Ausführungsbeispiel  
25 beträgt der Abstand, angegeben in Zeittakten, von dem ersten  
Prozessorelement A zu dem Schnittstellenprozessor drei  
Zeittakte, der Abstand des zweiten Prozessorelements B zwei  
Zeittakte, der Abstand von dem dritten Prozessorelement C  
drei Zeittakte und der Abstand des vierten Prozessorelements  
30 D vier Zeittakte.

Somit muss mindestens vier Zeittakte lang gewartet werden,  
bis die von den vier Prozessorelementen A, B, C, D zu einem  
Zeitpunkt darzustellende Information in allen  
35 Prozessorelementen verfügbar ist.

Erst nach erfolgter Übertragung der Informationen auch bis in  
das vierte Prozessorelement D ist es möglich, die gesamte

Informationen von allen vier Prozessorelementen A, B, C, D auszugeben.

Um diese zeitsynchrone Darstellung von Informationen zu  
5 gewährleisten ist es erforderlich, dass eine kurze Interrupt-Latenzzeit gegenüber der geforderten Framerate, welche ein Zeitintervall von einem ersten darzustellenden Bild zu einem zweiten unmittelbar nachfolgenden Bild bezeichnet, vorausgesetzt wird.

10

Bei einer Framerate von 20 Bildern pro Sekunden, d.h. einem Frame-Wiederholungsintervall von 50 Millisekunden und einer Prozessor-Anordnung mit maximal 256 x 256 Prozessoren ist somit die Versorgung und zeitgleiche Steuerung und

15 Darstellung von Informationen von allen Prozessoren innerhalb der Prozessor-Anordnung selbst mit handelsüblichen Prozessoren erreichbar.



In diesem Dokument sind folgende Veröffentlichungen zitiert:

[1] DE 101 58 784 A1

5 [2] DE 37 88 758 T2

[3] DE 196 43 014 C1

[4] US 2003/0100837 A1

**Bezugszeichenliste**

- 100 Textilgewebestruktur
- 101 nicht-leitfähige Fäden
- 5 102 erste elektrisch leitfähige Fäden
- 103 Prozessorelement
- 104 leitfähige Datenübertragungs-Fäden
- 105 Kreuzungspunkt
- 106 Schutz
- 10 107 zweite elektrisch leitfähige Fäden
  
- 200 Grundgewebe
  
- 300 Prozessor-Anordnung
- 15 301 Schnittstellenprozessor
- 302 Auswertesystem
  
- 401 erster Port
- 402 zweiter Port
- 20 403 dritter Port
- 404 vierter Port
- 401a erster Betriebsspannungs-Anschluss erster Port
- 401b zweiter Energieversorgungs-Anschluss erster Port
- 401c Dioden-Anordnung erster Port
- 25 401d Diode erster Port
- 401e erster Schalter erster Port
- 401f zweiter Schalter erster Port
- 401g Messknoten erster Port
- 402a erster Betriebsspannungs-Anschluss zweiter Port
- 30 402b zweiter Energieversorgungs-Anschluss zweiter Port
- 402c Dioden-Anordnung zweiter Port
- 402d Diode zweiter Port
- 402e erster Schalter zweiter Port
- 402f zweiter Schalter zweiter Port
- 35 402g Messknoten zweiter Port
- 403a erster Betriebsspannungs-Anschluss dritter Port
- 403b zweiter Energieversorgungs-Anschluss dritter Port

- 403c Dioden-Anordnung dritter Port
- 403d Diode dritter Port
- 403e erster Schalter dritter Port
- 403f zweiter Schalter dritter Port
- 5 403g Messknoten dritter Port
- 404a erster Betriebsspannungs-Anschluss vierter Port
- 404b zweiter Energieversorgungs-Anschluss vierter Port
- 404c Dioden-Anordnung vierter Port
- 404d Diode vierter Port
- 10 404e erster Schalter vierter Port
- 404f zweiter Schalter vierter Port
- 404g Messknoten vierter Port
- 405 Prozessor
- 406 Strombegrenzungseinheit
- 15 501 ausgefallenes Prozessorelement
  
- A Prozessorelement
- B Prozessorelement
- 20 C Prozessorelement
- D Prozessorelement
- E Prozessorelement
- F Prozessorelement

**Patentansprüche**

## 1. Prozessor-Anordnung,

- mit einer Vielzahl von Prozessorelementen, wobei jedes  
5       Prozessorelement aufweist:
  - mindestens einen Prozessor,
  - eine Mehrzahl von Energieversorgungs-Schnittstellen zum  
10       Übertragen elektrischer Energie von bzw. zu mehreren  
      dem jeweiligen Prozessorelement benachbarten  
      Prozessorelementen,
  - eine Mehrzahl von Energieversorgungs-Schaltern, wobei  
      jeder Energieversorgungs-Schnittstelle ein  
      Energieversorgungs-Schalter zugeordnet ist, mit dem  
15       wahlweise elektrische Energie an die jeweilige  
      Energieversorgungs-Schnittstelle zuführbar oder nicht  
      zuführbar ist,
  - mindestens eine Kurzschluss-Prüfeinheit zum  
      sequenziellen Prüfen, ob an einer Energieversorgungs-  
      Schnittstelle ein elektrischer Kurzschluss zu einem  
20       angeschlossenen benachbarten Prozessorelement  
      vorliegt,
  - eine Steuereinheit, welche derart eingerichtet ist, dass  
      sie für den Fall, dass an der Energieversorgungs-  
      Schnittstelle kein Kurzschluss vorliegt, den  
25       jeweiligen Energieversorgungs-Schalter schließt, so  
      dass elektrische Energie an die Energieversorgungs-  
      Schnittstelle zuführbar ist,
- wobei zumindest teilweise nur die einander örtlich direkt  
benachbart angeordneten Prozessorelemente miteinander zum  
30       Austausch elektronischer Nachrichten und zum Übertragen  
      elektrischer Energie gekoppelt sind.

## 2. Prozessor-Anordnung gemäß Anspruch 1,

- bei der zumindest ein Teil der Prozessorelemente einen Sensor und/oder einen Aktor aufweisen/aufweist, die/der mit dem Prozessor gekoppelt sind/ist,
  - wobei Sensordaten und/oder Aktordaten in den elektronischen Nachrichten zwischen den einander benachbart angeordneten Prozessorelementen übertragen werden.
3. Prozessor-Anordnung gemäß Anspruch 1 oder 2,  
bei der die mindestens eine Kurzschluss-Prüfeinheit eine Strombegrenzungs-Einrichtung aufweist.
4. Prozessor-Anordnung gemäß Anspruch 3,  
bei der jedem Energieversorgungs-Schalter eine Strombegrenzungs-Einrichtung zugeordnet ist.
5. Prozessor-Anordnung gemäß Anspruch 4,  
bei der zumindest ein Teil der Energieversorgungs-Schalter als Strombegrenzter Schalter eingerichtet ist.
6. Prozessor-Anordnung gemäß einem der Ansprüche 1 bis 5,  
bei der die Prozessorelemente matrixförmig in Zeilen und Spalten angeordnet sind.
7. Prozessor-Anordnung gemäß einem der Ansprüche 1 bis 6,  
mit mindestens einem Schnittstellen-Prozessor, der eine Nachrichtenschnittstelle der Prozessor-Anordnung bereitstellt,
8. Prozessor-Anordnung gemäß Anspruch 2 und 7,  
wobei Sensordaten und/oder Aktordaten in den elektronischen Nachrichten von bzw. zu dem Schnittstellen-Prozessor übertragen werden.
9. Textilgewebestruktur mit einer Prozessor-Anordnung gemäß einem der Ansprüche 1 bis 8,

- bei der die Prozessoren und/oder Sensoren und/oder Aktoren in der Textilgewebestruktur angeordnet sind,
- mit elektrisch leitfähigen Fäden, welche die Prozessoren miteinander koppeln,
- 5 • mit leitfähigen Datenübertragungs-Fäden, welche die Prozessoren miteinander koppeln, und
- mit elektrisch nicht-leitfähigen Fäden.

10 10. Textilgewebestruktur gemäß Anspruch 9, bei der die elektrisch leitfähigen Fäden derart eingerichtet sind, dass sie zur Energieversorgung der Mehrzahl von Prozessoren und/oder Sensoren und/oder Aktoren verwendet werden können.

15 11. Textilgewebestruktur gemäß Anspruch 9 oder 10, bei der die leitfähigen Datenübertragungs-Fäden elektrisch leitfähig sind.

20 12. Textilgewebestruktur gemäß Anspruch 9 oder 10, bei der die leitfähigen Datenübertragungs-Fäden optisch leitfähig sind.

25 13. Textilgewebestruktur gemäß einem der Ansprüche 9 bis 12, bei der der Aktor als mindestens eines der folgenden Elemente eingerichtet ist:

- Bildgebendes Element, oder
- Schallwellen-Erzeugungselement, oder
- Vibrations-Erzeugungselement

30 14. Flächenverkleidungsstruktur, bei der auf einer Textilgewebestruktur gemäß einem der Ansprüche 6 bis 10 eine Flächenverkleidung fixiert ist.

15. Flächenverkleidungsstruktur gemäß Anspruch 14,

bei der die Flächenverkleidung auf der Textilgewebestruktur aufgeklebt und/oder, auflaminiert und/oder vulkanisiert ist.

16. Flächenverkleidungsstruktur gemäß Anspruch 14 oder 15,  
5 bei der die Flächenverkleidungsstruktur ausgebildet ist als:

- Wand-Verkleidungsstruktur, oder
- Fußboden-Verkleidungsstruktur, oder
- Decken-Verkleidungsstruktur.

10 17. Flächenverkleidungsstruktur gemäß einem der Ansprüche 14 bis 16,  
bei der zumindest über Teilbereichen der Textilgewebestruktur eine gleichförmig mit elektrisch leitfähigen Drähten durchzogene Textillage aufgebracht ist.

15

18. Prozessorelement, mit

- mindestens einem Prozessor,
- einer Mehrzahl von Energieversorgungs-Schnittstellen zum Übertragen elektrischer Energie von bzw. zu mehreren dem  
20 jeweiligen Prozessorelement benachbarten Prozessorelementen,
- einer Mehrzahl von Energieversorgungs-Schaltern, wobei jeder Energieversorgungs-Schnittstelle ein Energieversorgungs-Schalter zugeordnet ist, mit dem  
25 wahlweise elektrische Energie an die jeweilige Energieversorgungs-Schnittstelle zuführbar oder nicht zuführbar ist,
- mindestens einer Kurzschluss-Prüfeinheit zum sequenziellen Prüfen, ob an einer Energieversorgungs-Schnittstelle ein elektrischer Kurzschluss zu einem  
30 angeschlossenen benachbarten Prozessorelement vorliegt,
- einer Steuereinheit, welche derart eingerichtet ist, dass sie für den Fall, dass an der Energieversorgungs-Schnittstelle kein Kurzschluss vorliegt, den jeweiligen

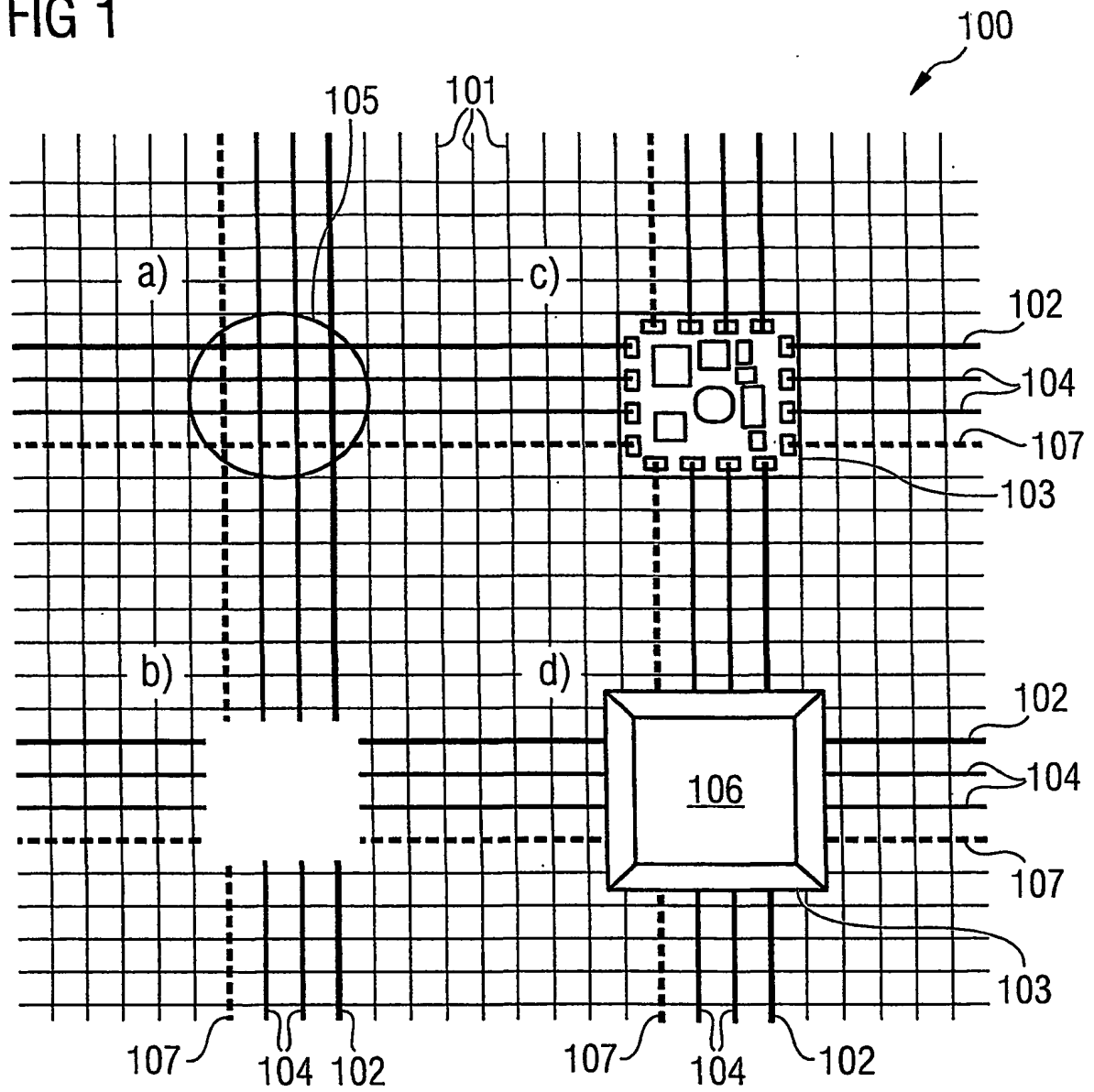
Energieversorgungs-Schalter schließt, so dass elektrische Energie an die Energieversorgungs-Schnittstelle zuführbar ist.

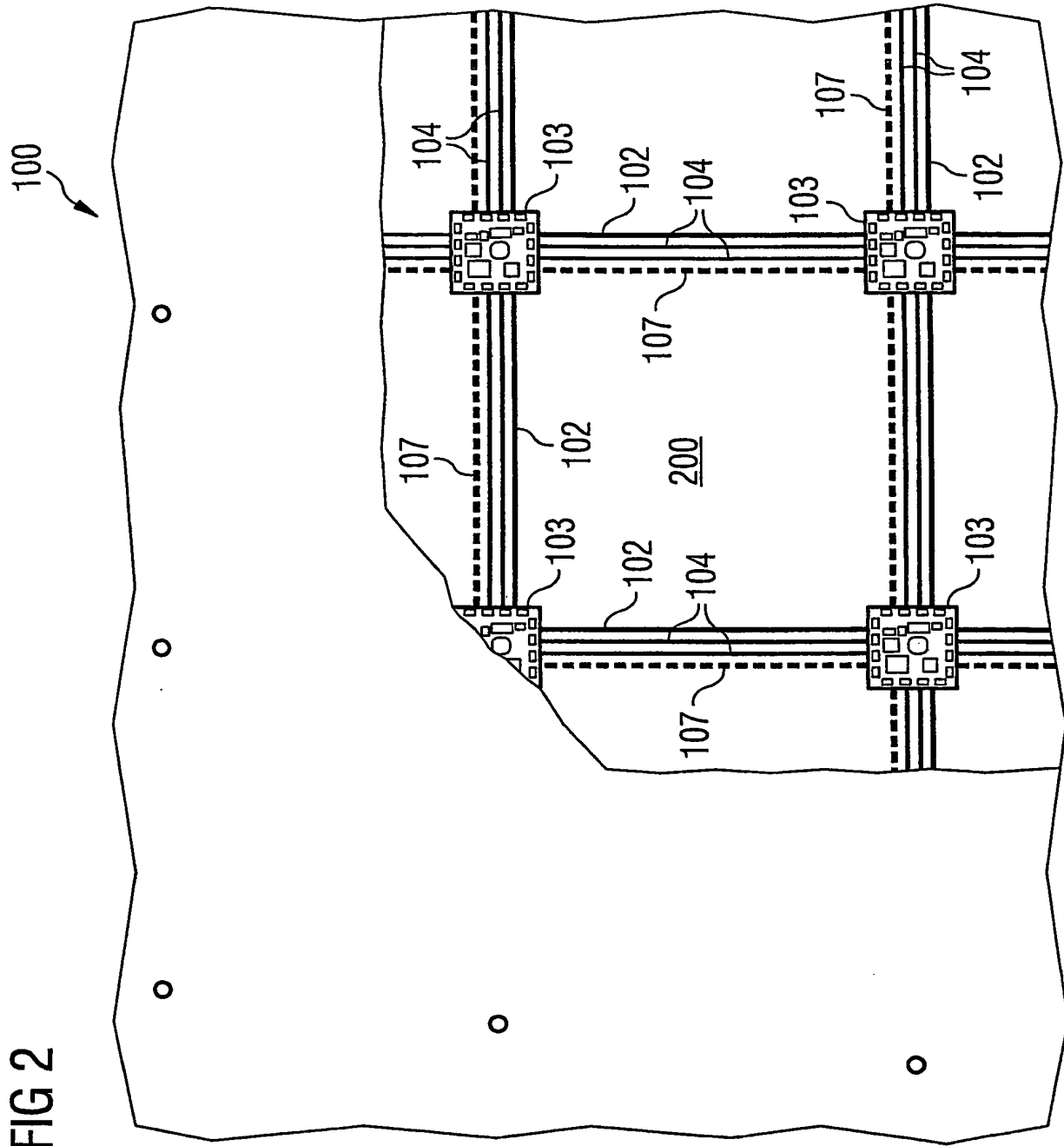
- 5 19. Verfahren zum Weiterleiten von elektrischer Energieversorgung zwischen einer Vielzahl einander örtlich benachbart angeordneter Prozessorelemente, wobei jedes Prozessorelement aufweist:
- mindestens einen Prozessor,
  - 10 • eine Mehrzahl von Energieversorgungs-Schnittstellen zum Übertragen elektrischer Energie von bzw. zu mehreren dem jeweiligen Prozessorelement benachbarten Prozessorelementen,
  - eine Mehrzahl von Energieversorgungs-Schaltern, wobei  
15 jeder Energieversorgungs-Schnittstellen ein Energieversorgungs-Schalter zugeordnet ist, mit dem wahlweise elektrische Energie an die jeweilige Energieversorgungs-Schnittstelle zuführbar oder nicht zuführbar ist,
  - 20 • wobei zumindest teilweise nur die einander örtlich direkt benachbart angeordneten Prozessorelemente miteinander zum Austausch elektronischer Nachrichten und zum Übertragen elektrischer Energieversorgung gekoppelt sind, wobei Sensordaten und/oder Aktordaten in den elektronischen  
25 Nachrichten zwischen den Prozessorelementen übertragen werden,
  - wobei in dem Verfahren geprüft wird, ob an einer Energieversorgungs-Schnittstelle ein elektrischer Kurzschluss zu einem angeschlossenen benachbarten Prozessorelement  
30 vorliegt, und
  - wobei für den Fall, dass an der Energieversorgungs-Schnittstelle kein Kurzschluss vorliegt, der jeweilige Energieversorgungs-Schalter geschlossen wird, so dass

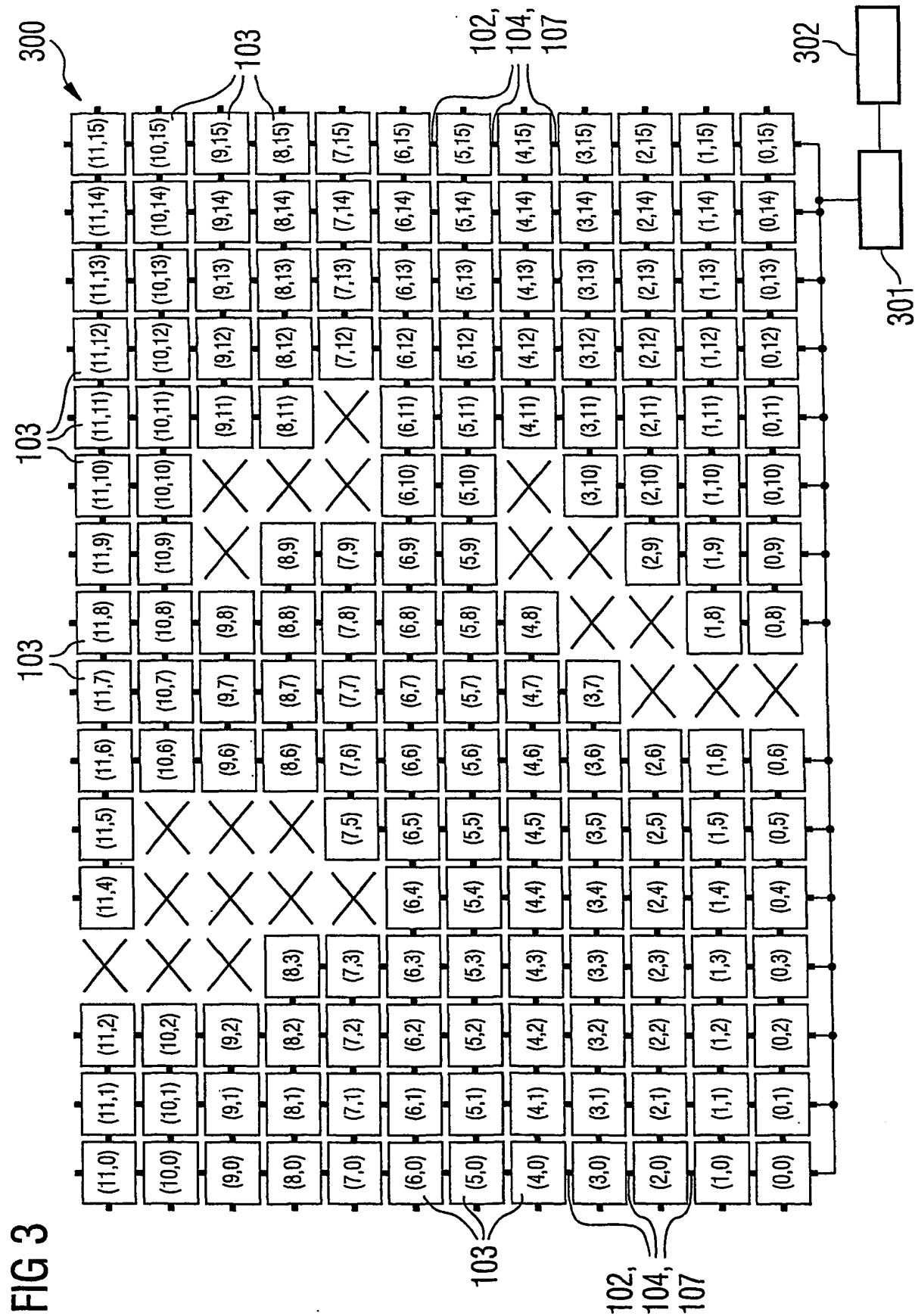


elektrische Energie an die Energieversorgungs-Schnittstelle  
zuführbar ist.

FIG 1







4/5

FIG 4

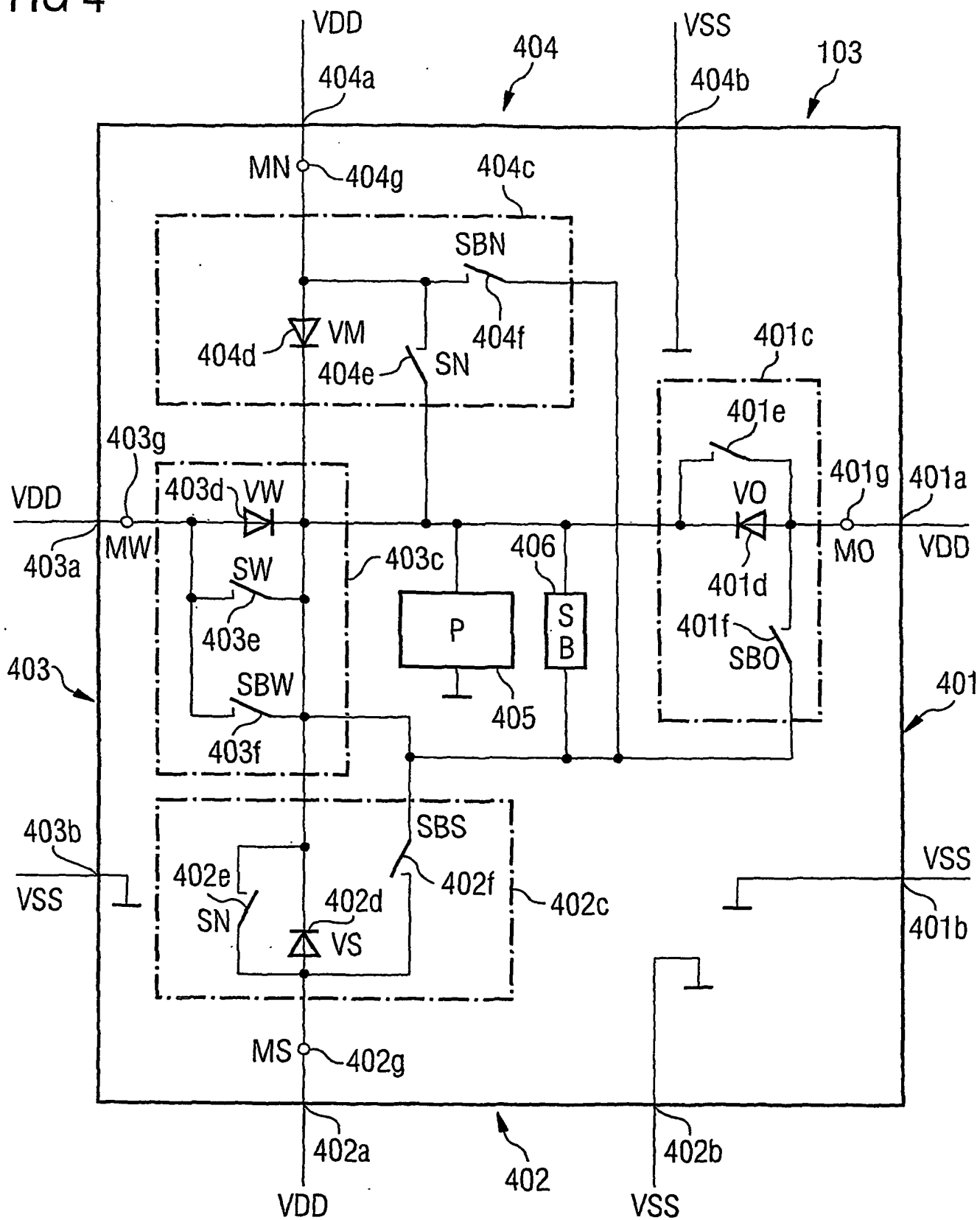


FIG 5

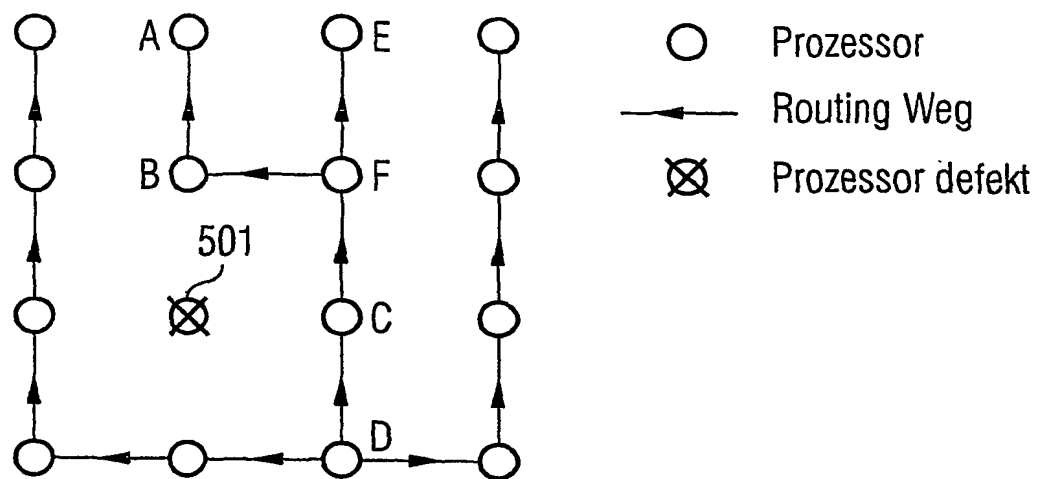
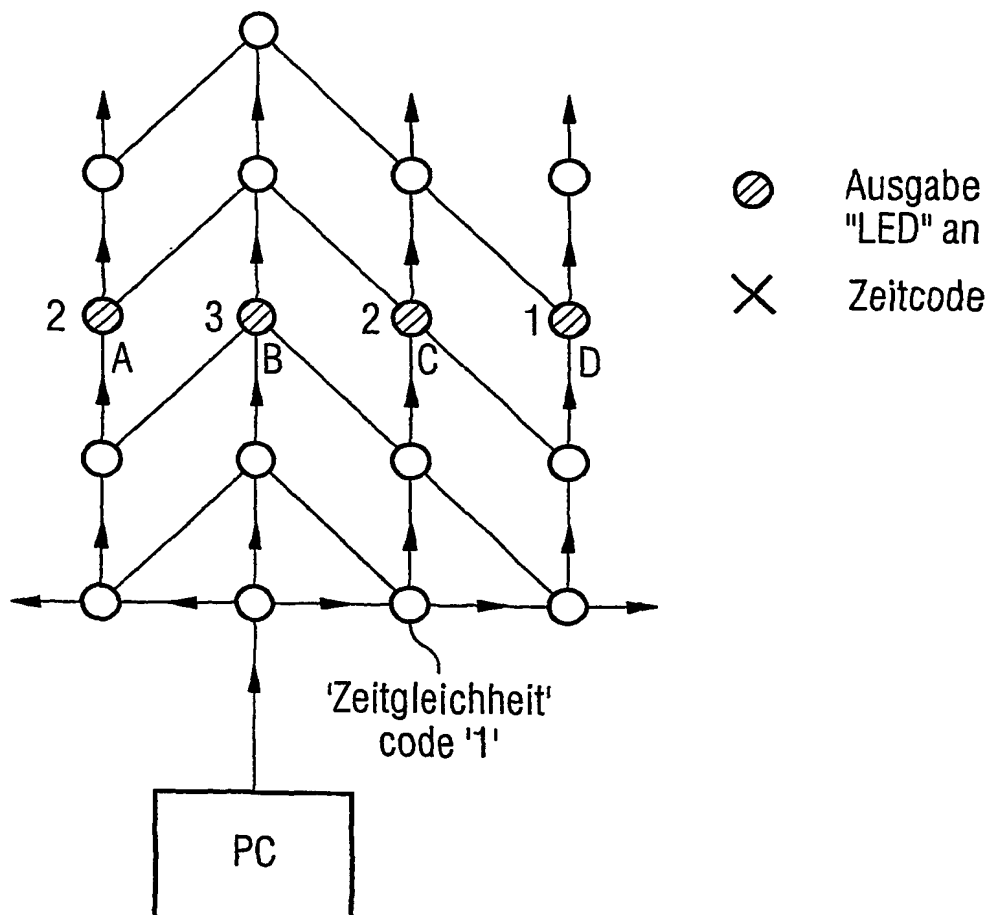


FIG 6



# INTERNATIONAL SEARCH REPORT

International Application No  
PCT/DE2004/002059

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 G06F1/26 G06F15/80

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC, COMPENDEX

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5 941 714 A (GORBET ET AL) 24 August 1999 (1999-08-24) column 1, line 56 column 2, line 17 column 2, lines 61-64 column 5, lines 3-8; figure 1 column 5, lines 30-39 column 8, lines 31-34 column 11, lines 24-43	1-19
Y	WO 01/96993 A (ADVANCED MICRO DEVICES, INC) 20 December 2001 (2001-12-20) page 2, lines 18-31	1-8, 18, 19
A	US 2002/030475 A1 (D'ANGELO KEVIN P) 14 March 2002 (2002-03-14) paragraphs '0002! - '0004!	1-8, 18, 19
	-/--	

☒ Further documents are listed in the continuation of box C

☒ Patent family members are listed in annex.

### \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance, the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance, the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*Z\* document member of the same patent family

Date of the actual completion of the international search

25 February 2005

Date of mailing of the international search report

14/03/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Authorized officer

Kamps, S

# INTERNATIONAL SEARCH REPORT

International Application No  
PCT/DE2004/002059

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 3 631 298 A (JOHN S. DAVIS) 28 December 1971 (1971-12-28) column 1, line 59 - column 2, line 16; figures 10,11 -----	9-17
A	POST E R ET AL: "Smart fabric, or wearable clothing" WEARABLE COMPUTERS, 1997. DIGEST OF PAPERS., FIRST INTERNATIONAL SYMPOSIUM ON CAMBRIDGE, MA, USA 13-14 OCT. 1997, LOS ALAMITOS, CA, USA, IEEE COMPUT. SOC, US, 13 October 1997 (1997-10-13), pages 167-168, XP010251560 ISBN: 0-8186-8192-6 the whole document -----	9-17
A	US 6 210 771 B1 (POST E. REHMI ET AL) 3 April 2001 (2001-04-03) abstract -----	9-17
A	US 5 814 771 A (OAKES ET AL) 29 September 1998 (1998-09-29) column 3, lines 44-52 column 9, line 62 - column 10, line 37 -----	1,18,19
A	US 2003/139823 A1 (ANDO MOTOAKI ET AL) 24 July 2003 (2003-07-24) paragraph '0006! paragraphs '0040! - '0043! -----	1,18,19



# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE2004/002059

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5941714	A	24-08-1999	NONE	
WO 0196993	A	20-12-2001	US 6766222 B1 CN 1436328 T DE 60106438 D1 EP 1290537 A2 JP 2004503996 T TW 523655 B WO 0196993 A2	20-07-2004 13-08-2003 18-11-2004 12-03-2003 05-02-2004 11-03-2003 20-12-2001
US 2002030475	A1	14-03-2002	US 6320365 B1 US 6166530 A AU 3493001 A CN 1398454 T TW 495658 B WO 0159929 A2	20-11-2001 26-12-2000 20-08-2001 19-02-2003 21-07-2002 16-08-2001
US 3631298	A	28-12-1971	NONE	
US 6210771	B1	03-04-2001	JP 11168268 A	22-06-1999
US 5814771	A	29-09-1998	NONE	
US 2003139823	A1	24-07-2003	JP 2003216287 A	31-07-2003

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/DE2004/002059

A. KLASSTIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 G06F1/26 G06F15/80

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 G06F

Recherchierte aber nicht zum Mindestprüfstoff gehorende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ, INSPEC, COMPENDEX

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr
Y	US 5 941 714 A (GORBET ET AL) 24. August 1999 (1999-08-24) Spalte 1, Zeile 56 Spalte 2, Zeile 17 Spalte 2, Zeilen 61-64 Spalte 5, Zeilen 3-8; Abbildung 1 Spalte 5, Zeilen 30-39 Spalte 8, Zeilen 31-34 Spalte 11, Zeilen 24-43	1-19
Y	WO 01/96993 A (ADVANCED MICRO DEVICES, INC) 20. Dezember 2001 (2001-12-20) Seite 2, Zeilen 18-31	1-8, 18, 19
A	US 2002/030475 A1 (D'ANGELO KEVIN P) 14. März 2002 (2002-03-14) Absätze '0002! - '0004! ----- -/-	1-8, 18, 19



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*Z\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

25. Februar 2005

Absenddatum des internationalen Recherchenberichts

14/03/2005

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel (+31-70) 340-2040, Tx 31 651 epo nl,  
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Kamps, S

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/DE2004/002059

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	US 3 631 298 A (JOHN S. DAVIS) 28. Dezember 1971 (1971-12-28) Spalte 1, Zeile 59 - Spalte 2, Zeile 16; Abbildungen 10,11 -----	9-17
A	POST E R ET AL: "Smart fabric, or wearable clothing" WEARABLE COMPUTERS, 1997. DIGEST OF PAPERS., FIRST INTERNATIONAL SYMPOSIUM ON CAMBRIDGE, MA, USA 13-14 OCT. 1997, LOS ALAMITOS, CA, USA, IEEE COMPUT. SOC, US, 13. Oktober 1997 (1997-10-13), Seiten 167-168, XP010251560 ISBN: 0-8186-8192-6 das ganze Dokument -----	9-17
A	US 6 210 771 B1 (POST E. REHMI ET AL) 3. April 2001 (2001-04-03) Zusammenfassung -----	9-17
A	US 5 814 771 A (OAKES ET AL) 29. September 1998 (1998-09-29) Spalte 3, Zeilen 44-52 Spalte 9, Zeile 62 - Spalte 10, Zeile 37 -----	1,18,19
A	US 2003/139823 A1 (ANDO MOTOAKI ET AL) 24. Juli 2003 (2003-07-24) Absatz '0006! Absätze '0040! - '0043! -----	1,18,19

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2004/002059

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5941714 A	24-08-1999	KEINE	
WO 0196993 A	20-12-2001	US 6766222 B1	20-07-2004
		CN 1436328 T	13-08-2003
		DE 60106438 D1	18-11-2004
		EP 1290537 A2	12-03-2003
		JP 2004503996 T	05-02-2004
		TW 523655 B	11-03-2003
		WO 0196993 A2	20-12-2001
US 2002030475 A1	14-03-2002	US 6320365 B1	20-11-2001
		US 6166530 A	26-12-2000
		AU 3493001 A	20-08-2001
		CN 1398454 T	19-02-2003
		TW 495658 B	21-07-2002
		WO 0159929 A2	16-08-2001
US 3631298 A	28-12-1971	KEINE	
US 6210771 B1	03-04-2001	JP 11168268 A	22-06-1999
US 5814771 A	29-09-1998	KEINE	
US 2003139823 A1	24-07-2003	JP 2003216287 A	31-07-2003

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**